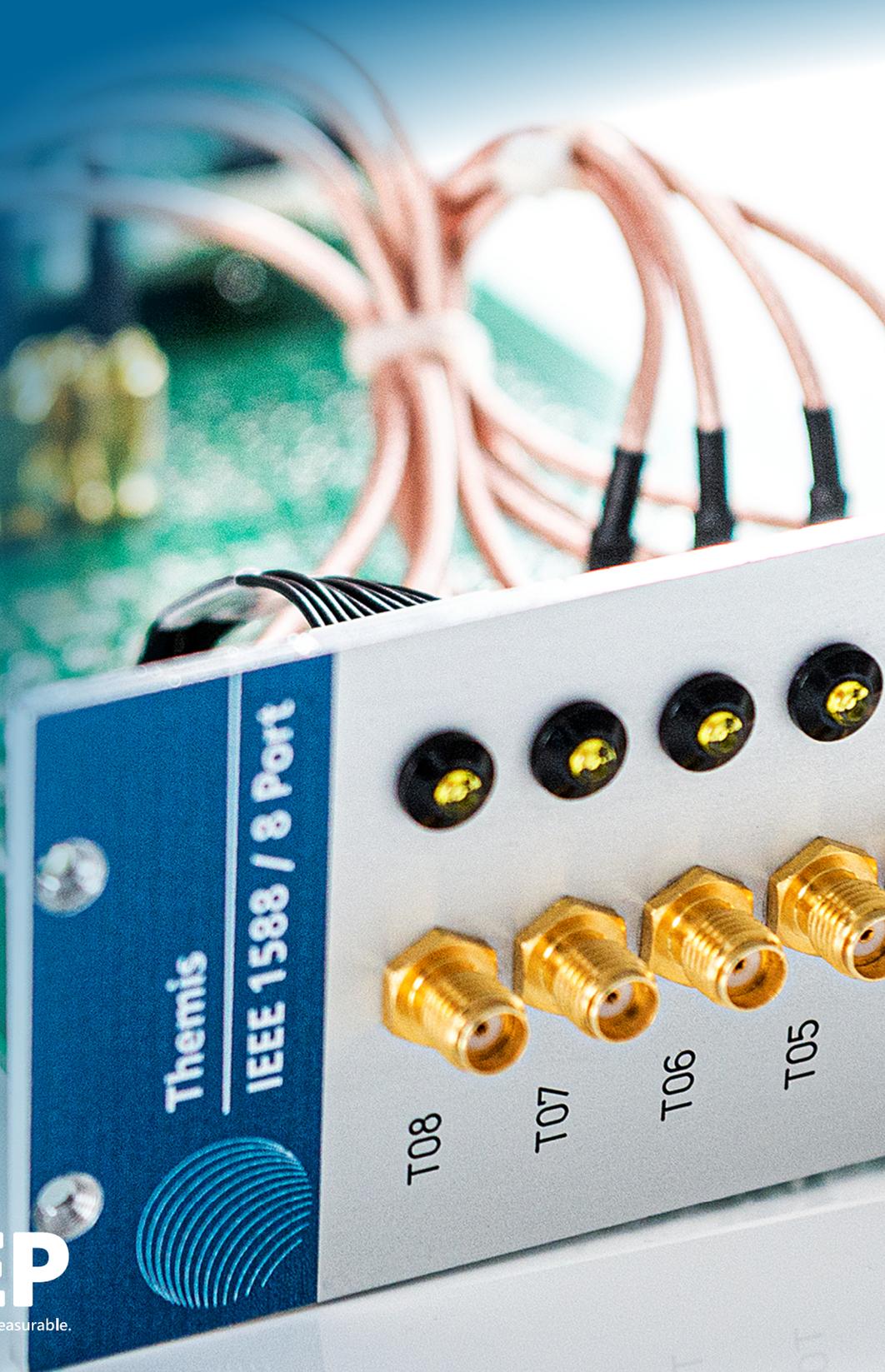


# TSEP CHRONOS

*Unerreichte Zeitsynchronisation mit unserem  
IEEE 1588-2019 PTP Stack.*



**TSEP**  
Innovation made measurable.

# TSEP Chronos

Unser IEEE 1588-2019 PTP Stack

## Highlights



Unterstützt IEEE 1588-2008 und 1588-2019



Unterstützt Ordinary, Boundary und Transparent Clocks



Unterstützt Intel i210/i211 und i350



Managing Node



Unterstützt Windows, Linux und RTOS (IntervalZero / TenAsys)



Benutzerdefinierter Servo-Algorithmus



OneStep und TwoStep Synchronisierung



Zeitsynchroner Hardware-Trigger

Zeitsynchrone Prozesse sind in allen Bereichen der Industrie, insbesondere aber in der Produktions-, Automatisierungs- und Messtechnik, ein wesentliches Thema. Der IEEE 1588 Standard stellt ein Protokoll zur Verfügung, um das Zeitverständnis verschiedener Geräte über ein Ethernet-Netzwerk zu synchronisieren. Seit der Veröffentlichung des Standards im Jahr 2002 wurde er kontinuierlich weiterentwickelt. Das TSEP-Produkt Chronos unterstützt nun auch den neuen IEEE 1588-2019 Standard ab der Version 2.0.

Chronos ist auf verschiedenen Plattformen (Windows / Linux / RTOSs) verfügbar und unterstützt Intel Netzwerkchips (i210/i211 und i350). Chronos enthält zudem zahlreiche Tools, wie die Visualisierung von Zeitjitter, die Synchronisation der Systemzeit oder die Steuerung und Konfiguration der IEEE 1588 Topologie über Management Messages. Mit der Version Chronos 2.1 ist insbesondere eine neuartige Anwendung von virtuellen Boundary Clocks möglich, so dass nun auch heterogene Systeme mit unterschiedlichen Transportkanälen realisiert werden können.

# Höchste Performance und skalierbare Implementierung

*TSEP Chronos ist TSEPs eigene Implementierung des IEEE 1588-PTP-Standards und fokussiert sich auf die Interoperabilität und Nutzbarkeit in einer vielfältigen Topologie.*

## Plattformunabhängigkeit

Ein besonderer Schwerpunkt von TSEP Chronos war die Verfügbarkeit und Portabilität des Stacks auf ein beliebiges Ökosystem. So war es notwendig, diesen IEEE 1588 Stack ohne Abhängigkeiten zu zusätzlicher Software, z.B. Open Source und 3rd Party Software, zu implementieren. Chronos stellt somit eine IEEE 1588 Softwareplattform dar, mit der unterschiedliche Betriebssysteme und Netzwerkarchitekturen mit dem IEEE 1588 Standard genutzt werden können.

## Verfügbare Consumer-Hardware

TSEP Chronos setzt ausschließlich auf Netzwerkchips, die IEEE 1588 unterstützen und für den Consumer-Markt verfügbar sind, z.B. die Intel Netzwerkchipfamilien Intel I21x und I35x und andere. Als Partner von Intel hat TSEP Zugang zu den Intel Netzwerktreibern und konnte diese Treiber entsprechend für die von TSEP Chronos genutzte IEEE 1588 Funktionalität anpassen.

## Zeitsynchrone Hardware-Trigger

Das Precision Time Protocol sorgt für die Zeitsynchronisation der internen Hardware-Uhr eines jeden Geräts. TSEP hat mit der Chronos-Softwareplattform ein Tooling entwickelt, das dieses synchronisierte Zeitverständnis erleichtert und zeitsynchrone Hardware-Trigger erzeugt.

## Echtzeit-Fähigkeiten

Für zeitkritische Anwendungen sind Portierungen von Chronos zu Echtzeit-Betriebssystemen (RTOS), wie z.B. von IntervalZero und TenAsys, verfügbar. Die Kombination aus der hochgenauen Synchronisation von Chronos und dem deterministischen Verhalten eines RTOS garantiert eine zeitsynchrone Verarbeitung von Ereignissen.

## Verlässlichkeit

TSEP Chronos wird auf internen Referenzsystemen getestet und validiert und muss die erforderliche Leistung und Stabilität für die verschiedenen Kombinationen von Betriebssystemen und unterschiedlichen Netzwerkchips nachweisen, wie es für eine 24/7-Anwendung erforderlich ist.

## Modulares Konzept

TSEP Chronos wurde aufgrund der vielfältigen Einsatzmöglichkeiten und Kundenanforderungen als modulares System entwickelt. Ziel war es, Teile der Implementierung an Kundenwünsche anpassen oder erweitern zu können. Die Modifikationen können entweder direkt vom Kunden durchgeführt werden, oder die Anpassung wird direkt von TSEP bereitgestellt.

## Servo-Algorithmus

Das Servo-Algorithmus-Modul hat den größten Einfluss auf die Leistungsfähigkeit eines IEEE 1588-Stacks. Mit TSEP Chronos wird ein konfigurierbarer Standard-Servo-Algorithmus mitgeliefert, der den meisten Anforderungen unserer Kunden gerecht wird. Für anspruchsvollere Beispiele können kundenspezifische Servoalgorithmen entwickelt und in Chronos verwendet werden.

## Best Master Clock Algorithmus

In Chronos ist ein Standard "Best Master Clock Algorithm" (BMCA) implementiert. Für den Fall, dass ein kundenspezifischer Best Master Clock Algorithmus benötigt wird, bietet TSEP Chronos die Möglichkeit, dieses Modul zu ersetzen und einen kundenspezifischen Algorithmus zu verwenden.

## Transportschichten

Die Transportschicht für die Kommunikation kann ebenfalls an kundenspezifische Anforderungen angepasst werden. Derzeit wird "PTP over IPV4, IPV6 und Ethernet" unterstützt. Insbesondere unterstützt TSEP Chronos nativ auch heterogene Systeme mit unterschiedlichen Kombinationen von Transportschichten.

## Timestamping-Schichten

Um Zeitsynchronität im Nanosekundenbereich zu erreichen, müssen die Zeitstempel in der Netzwerk-Hardwareschicht vorgenommen werden. Standardmäßig unterstützt Chronos die Intel-Netzwerkchips der Familie I21x und I35x, durch die Implementierung weiterer Add-ons über die Chronos-Schnittstellen kann jede Hardware mit Zeitstempel-Funktionalität genutzt werden.



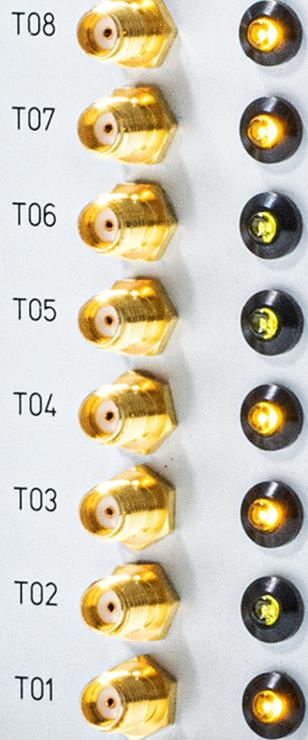
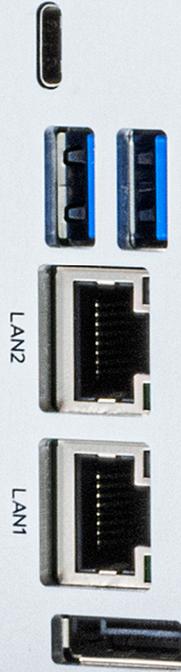
**Themis**  
Power Unit

**Themis**  
CPU Unit

**Themis**  
IEEE 1588 / 8 Ports

Themis  
Vers: xx.xx  
State: Starting  
IP: 0.0.0.0

POWER ●      ● LAN STATUS  
RESET ●      ● LCI





„ TSEP CHRONOS MACHT DIE ZEIT  
SYNCHRONISATION ÜBER PTP AUF  
EINER VIELZAHL VON PLATTFORMEN  
UND GERÄTEN VERFÜGBAR. “

# Über Ordinary Clocks hinaus

*TSEP Chronos bietet einzigartige Funktionen, um als virtueller Boundary Clock oder Managementknoten zu fungieren.*

## Heterogene Systeme

Innerhalb des IEEE 1588-Standards werden PTP-Instanzen mit mehr als einem Port als Boundary Clocks bezeichnet. Der neue IEEE 1588-2019 Standard spezifiziert explizit eine medienabhängige Abstraktionsschicht, so dass jeder Port innerhalb einer Boundary Clock mit einer anderen Transportschicht verbunden werden kann, z.B. Ethernet, USB, CANBus, etc. Dieser Mechanismus ermöglicht IEEE 1588-2019-konformen Implementierungen die Verteilung der Zeitverständnis über heterogene PTP-Netzwerke zu verteilen. Darüber hinaus können dank des modularen Ansatzes von Chronos auch selbst entwickelte Transportschichten verwendet werden, um ein benutzerdefiniertes heterogenes PTP-Netzwerk einzurichten.

## Virtuelle Boundary Clock

Da Boundary Clocks die Zeit zwischen mindestens 2 internen normalen Uhren synchronisieren, muss bei reinen Softwarelösungen mit nicht-deterministischen Fehlern gerechnet werden. Um diese Abweichungen zu minimieren, hat TSEP die bestehenden Intel-Treiber so optimiert, dass diese Synchronisation innerhalb des Treibers erfolgt. Auf diese Weise können durch das Betriebssystem verursachte Timing-Fehler minimiert werden. Mit Hilfe dieses Ansatzes können auch virtuelle Grenzuhrn, die unterschiedliche Transportschichten verwenden, optimal synchronisiert werden. Falls die verwendete Zeitstempelungsschicht die Erzeugung und Zeitstempelung von Hardware-Triggern umfasst, kann dieser Ansatz noch weiter optimiert werden.

## Management-Knoten

TSEP Chronos unterstützt alle im IEEE 1588-Standard definierten Management-Nachrichten und kann als reiner Management-Knoten fungieren. Das bedeutet, dass alle Uhren in einer PTP-Domäne über diesen Mechanismus konfiguriert werden können und aktuelle Leistungsdaten abgefragt werden können. Für die Management-Nachrichten stehen sowohl konsolenbasierte Tools als auch Anwendungen mit grafischer Benutzeroberfläche zur Verfügung. Zukünftige Features sollen diesen Mechanismus nutzen, um die komplette Topologie und den Zustand einer Chronos-Instanz anzuzeigen und zu verwalten.

## Synchronisation der Systemuhr

Per Definition synchronisieren Implementierungen des IEEE 1588 Standards nur das Clock Modul auf der eigentlichen Hardware. Die Systemuhr des Betriebssystems ist unabhängig vom Uhrensynchronisationsmechanismus. Unter Umständen ist es erforderlich, einen zusätzlichen Synchronisationsschritt zwischen der Hardware und der Systemuhr durchzuführen. Für diese Aufgabe bietet TSEP ein eigenes Tool an. Das Tool greift auf die synchronisierte Zeit auf der Hardware zu und führt die Zeitanpassung mit dem TSEP Chronos Standard servo durch.

# Flexible Konfiguration&Monitoring

*Passen Sie TSEP Chronos an Ihre Bedürfnisse an und überwachen Sie alle benötigten Leistungsindikatoren!*

## Konfiguration

TSEP Chronos bietet eine Vielzahl von Konfigurationsmöglichkeiten, um den Bedürfnissen des Benutzers gerecht zu werden. Die Konfigurationsparameter ermöglichen die Einstellung der verschiedenen Module:

- ▶ PTP-Profil
- ▶ Instanz
- ▶ Ports
- ▶ Optionale Eigenschaften

Der Chronos.Configurator bietet mit seiner grafischen Benutzeroberfläche einen unkomplizierten Ansatz zur Erstellung einer Konfiguration. Mit diesem Tool kann der Benutzer die Konfiguration Schritt für Schritt überprüfen und anpassen.

## PTP Profile

Jede externe Organisation kann ein IEEE 1588-konformes Profildokument zur Konfiguration einer PTP-Implementierung erstellen. Die TSEP-Chronos-Standardkonfiguration wird durch das PTP-Profil des LXI-Konsortiums spezifiziert. Chronos kann auch für jedes andere PTP-Profil mit einer JSON-Datei oder über die PTP-Management-Nachrichten konfiguriert werden. Diese JSON-Datei enthält gerätespezifische Daten mit den PTP-Profil-Konfigurationsparametern und zusätzlichen Informationen, die vom PTP-Stack bei der Initialisierung verwendet werden. Üblicherweise verwendete und unterstützte PTP-Profile sind:

- ▶ AES67 Standard
- ▶ SMPTE ST 2059-2 Standard
- ▶ IEEE C37.238-2017 Standard

## Monitoring

Gerade in der Evaluierungs- und Integrationsphase eines IEEE 1588 Stacks ist es wichtig, bestimmte Parameter zu überwachen. TSEP Chronos bietet eine Schnittstelle für den Zugriff auf die folgenden Informationen:

- ▶ Zustand
- ▶ Verkehr
- ▶ Leistung
- ▶ Synchronisation
- ▶ Management-Meldung

Für eine bessere Visualisierung der überwachten Informationen wird eine grafische Benutzeroberfläche bereitgestellt.

```
42 "Restrictions":{
43   "LogAnnounceInterval":{
44     "Min":0,
45     "Default":1,
46     "Max":4
47   },
48   "LogSyncInterval":{
49     "Min":-1,
50     "Default":0,
51     "Max":1
52   },
```

*Abb. 1: Ausschnitt aus einem PTP-Profil*

# Der Servo Algorithm

Die Leistung jeder IEEE 1588 Implementierung wird an der Genauigkeit der Zeitsynchronisation gemessen. Eine Schlüsselkomponente ist der Servo-Algorithmus.

## Allgemein

Normalerweise werden Digitaluhren mit einer festen Tickfrequenz, einem Zeitzähler und einem Tickinkrement implementiert. Der Zeitzähler wird in jedem Tickintervall um den Wert des Tickinkrements erhöht. Eine Modulation der Uhr erfolgt durch die Einstellung des Tick-Inkrementes und des Zeitzählers. Es ist technisch nicht möglich, identische und synchrone Uhren zu erzeugen, da die Tickfrequenzen mehrerer Oszillatoren unterschiedlich sind. IEEE 1588 sieht ein definiertes Protokoll zur Synchronisation dieser freilaufenden Uhren vor, wobei ständige Anpassungen durch einen komplexen Regelalgorithmus vorgenommen werden müssen. Da die Topologie des Systems einen Einfluss auf die Systemparameter und damit auf den Regelalgorithmus hat, kann IEEE 1588 keinen Standardregelalgorithmus definieren.

## Standard-Servo-Algorithmus

TSEP bietet einen konfigurierbaren Standardalgorithmus für die Anpassung von Taktzeit und Taktfrequenz, der allgemein als Servo bezeichnet wird. Der Servo verwendet alle Zeitinformationen, die in der ermittelten Zeitdifferenz zwischen Master und Slave (auch Offset genannt) verfügbar sind, um den Fehler in der Frequenz Ihres Zählertaktes zu bestimmen. Diese Art von Algorithmus ist unabhängig von der verwendeten Hardware-Topologie und liefert brauchbare Ergebnisse. Der Servo bietet auch die Möglichkeit, bestimmte Parameter fein abzustimmen, um eine optimale Leistung im Zeitsynchronisationsprozess zu erreichen.

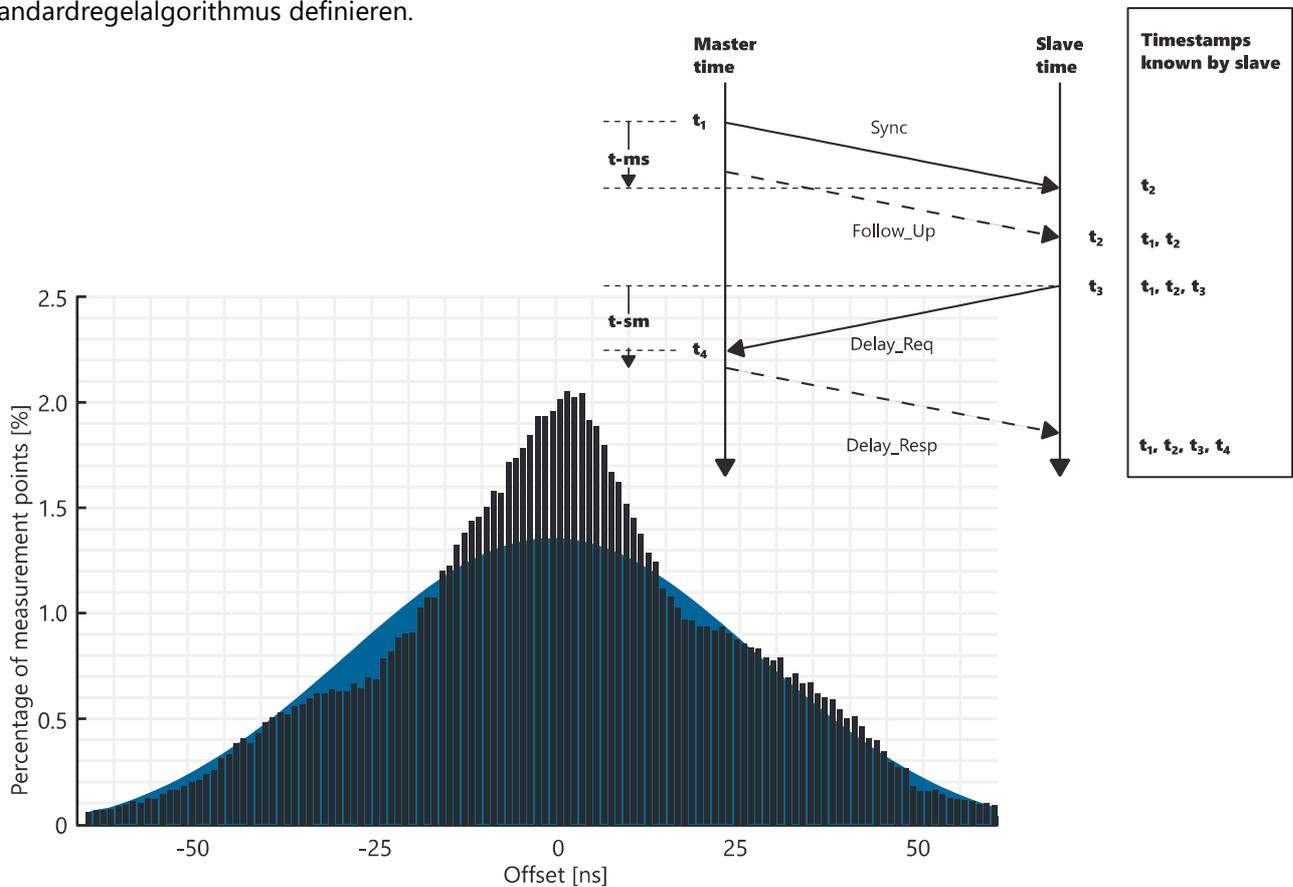


Abb. 2: Links: Verteilung der gemessenen Offsets in Nanosekunden bei einem Langzeittest mit einem Referenzsystem. Rechts: Das Precision Time Protocols.

### Kundenspezifischer Servo-Algorithmus

Da jede IEEE 1588-Implementierung von der zugrundeliegenden Hardware und der Hardware-Topologie beeinflusst wird, kann es nicht "den allgemeinen Regelalgorithmus" geben und ein kundenspezifischer Servo-Algorithmus kann besser geeignet oder sogar erforderlich sein. Aus diesem Grund bietet die Softwareplattform TSEP Chronos eine Servoalgorithmus-Schnittstelle, so dass jeder Kunde seinen eigenen Servoalgorithmus implementieren kann. Der abgeleitete Servoalgorithmus kann das Wissen über die verwendete Hardware und die zu erwartenden Fehler aus der Netzwerktopologie beinhalten und diese Informationen in die Berechnung der Regelgrößen einfließen lassen.

### Störungsquellen

Die Datenübertragung im Ethernet nach IEEE 802.3 ist nicht-deterministisch, jeder Teilnehmer kann zu jeder Zeit auf das Netzwerk zugreifen (Aloha-Prinzip). Dies kann dazu führen, dass Pakete später als erwartet übertragen werden. Zusätzlich können unterschiedliche Netzauslastungen zu einer Verzögerung der Übertragung und Verarbeitung von Ethernet-Paketen führen. Diese nicht-deterministischen Verzögerungen können zu einer einzigen, überschätzten mittleren Pfadverzögerung und einem Offset führen. Normale Servoalgorithmen gehen von einer nahezu konstanten mittleren Pfadverzögerung aus, und diese Servos neigen dazu, die Anpassung zu überschätzen. Algorithmen wie Kalman-Filter können spezifisch für das entsprechende Problem modelliert werden und eignen sich besonders für diese Art der Steuerung und auch allgemein.

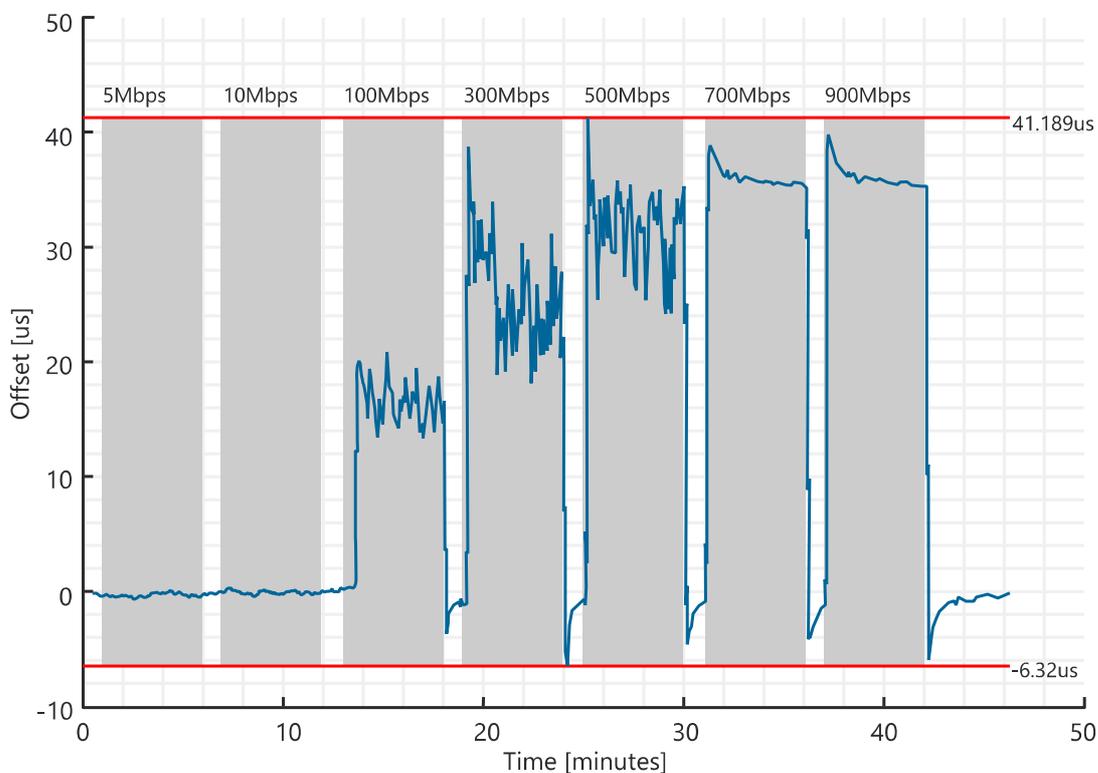


Abb. 3: Gemessene Offsets in Mikrosekunden während eines Ethernet-High-Traffic-Tests mit verschiedenen Netzwerklasten bei Verwendung eines unkalibrierten Servo-Algorithmus.

# Zeitsynchroner Hardware-Trigger

*Erzeugen Sie zeitbasierte Triggersignale mit Ihrer synchronisierten Hardware, um eine genaue Zeit zu erhalten.*

## Zeit ausnutzen

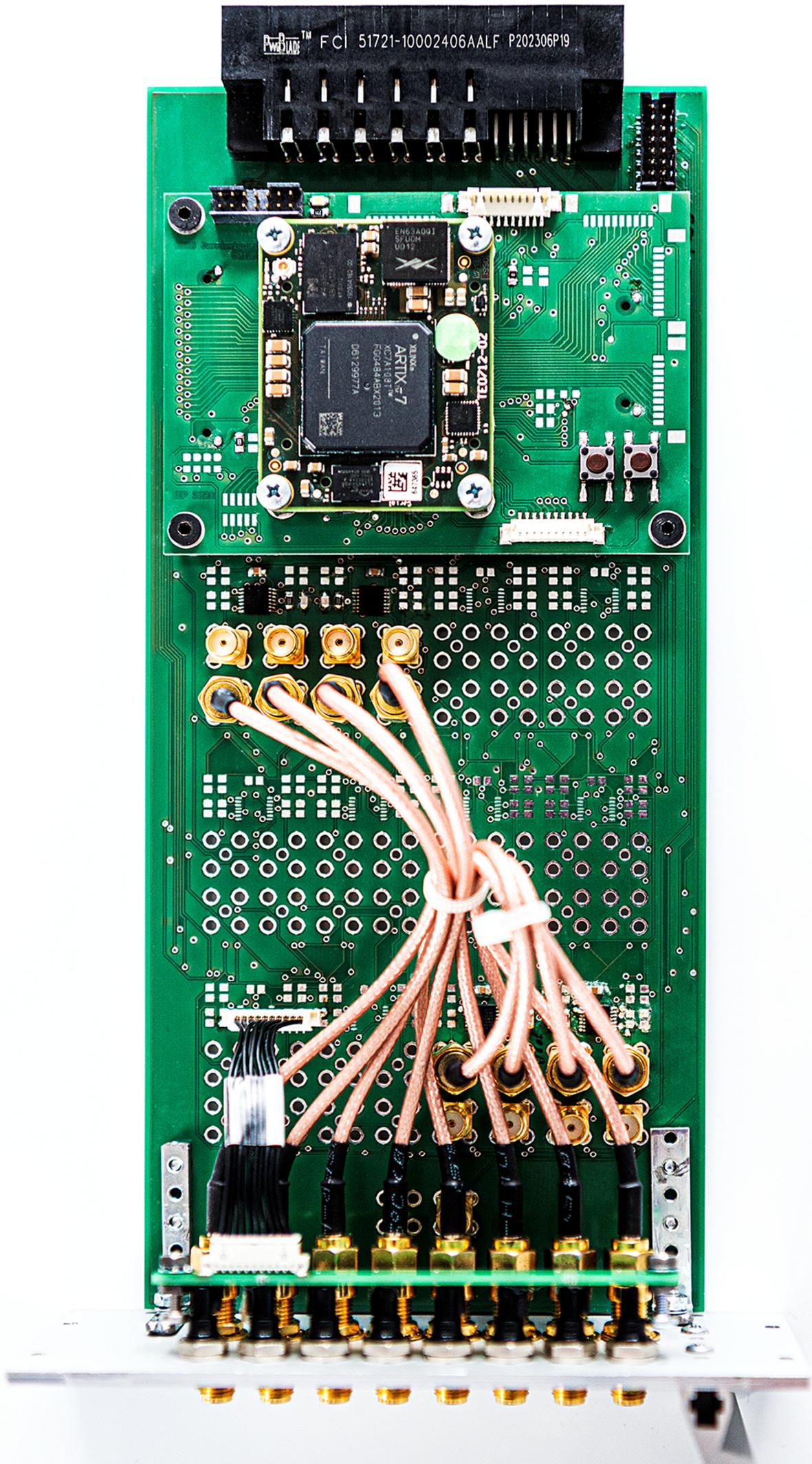
Der Hauptgrund für die Verwendung des IEEE 1588 PTP-Synchronisierungsmechanismus ist die Nutzung der genau synchronisierten Zeit zur Steuerung von Aktionen und Prozessen in zeitkritischen Anwendungen auf den synchronisierten Geräten. Diese Aktionen können passiv sein, wie z. B. die Zeitstempelung während der Datenerfassung und das Erfassen eines Ereignisses zu einem geplanten Zeitpunkt. Darüber hinaus ist eine aktive, deterministische Auslösung geplanter Aufgaben und externer Geräte erforderlich, um die Effizienz des Systems erheblich zu steigern. Diese Auslöser können von zwei verschiedenen Quellen erzeugt werden. Die erste wird durch eine Software (Futures), das Betriebssystem (Events) oder den Treiber (Interrupts) ausgelöst. Der zweite ist ein Hardware-Trigger in Form eines elektrischen Signals, das im Mikrocontroller erzeugt wird. Der Vorteil von Hardware-Triggern gegenüber Software-Triggern ist die deterministische Natur eines Mikrocontrollers oder eines FPGAs, die zu geringeren Schwankungen und Verzögerungen bei der Ausführung der Operation führt. Im Gegensatz dazu leiden Software-Trigger stark unter der nicht-deterministischen Planung und Ausführung von Aufgaben in einem Betriebssystem, so dass die Schwankungen im Bereich von Millisekunden liegen. Neben diesen Effekten ist auch die Zugänglichkeit des Uhrenmoduls und der gespeicherten Zeitinformationen ein Problem. Beispielsweise kann bei der Zeitstempelung von Daten die Erfassung der Daten auf einem anderen Bus erfolgen als dem, an den das PTP-Netz angeschlossen ist. Das Verschieben der Zeitinformationen von einem Bus zum anderen führt zu zusätzlichen Abweichungen bei der Genauigkeit des Zeitstempels.

## TSEP Chronos

Hier bei TSEP haben wir all diese Funktionen in die Software-Plattform TSEP Chronos integriert und benutzerdefinierte PTP-Management-Nachrichten definiert, um diese zu konfigurieren und darauf zuzugreifen. Um die beste Leistung für Software-Trigger zu erreichen, haben wir bei TSEP beschlossen, den Treiber zu verbessern, um einen direkten Zugriff auf die Hardware-Uhr zu schaffen und alle vom Betriebssystem ausgehenden Latenzen zu reduzieren. Zusätzlich können Hardware-Trigger zur Erzeugung von elektrischen Ausgangssignalen konfiguriert werden, und zwar entweder per Fernzugriff über PTP-Management-Nachrichten oder direkt über den Treiberzugang. Derzeit wird diese Funktionalität für die Intel-Netzwerkschnittstellen-Chipfamilien i21x und i350 unterstützt, da nur diese NICs die gewünschten Anforderungen unterstützen. Eine Erweiterung auf andere Hardware ist aufgrund der Modularität von TSEP Chronos jederzeit möglich.

## Themis 1588-Multiplexer

Die Möglichkeiten dieser Hardware-Trigger-Signale sind jedoch sehr begrenzt. Die Intel-NICs unterstützen nur zwei einfache rechteckige Signale; mehrere oder komplexe Triggersignale sind nicht vorgesehen. Aus diesem Grund hat TSEP einen IEEE 1588 Triggersignal-Multiplexer entwickelt, der zwischen 8 und 24 frei programmierbare Triggersignale zur Verfügung stellt. Dieser Multiplexer berücksichtigt u.a. die Laufzeitverzögerungen innerhalb der Hardware und kann so die Triggersignale entsprechend korrigieren. Es werden sowohl zyklische als auch Single-Shot-Trigger unterstützt. Als Schnittstelle für die Programmierung steht die "IVI Trigger and Sync API" zur Verfügung.



PwrBlade™ FCI 51721-10002406AALF P202306P19

XILINX  
ARTIX-7  
XC7A100T  
FC0K444BX2013  
061299774

EN65400  
S1404  
U012

20-212031

38429

# Verbessern Sie Ihre T&M Geräte mit IEEE 1588

*Kombinieren Sie die Leistungsfähigkeit der Zeitsynchronisation mit den weltweit anerkannten Spezifikationen der IVI Foundation.*

## Der fehlende Teil im IEEE 1588 Standard

Der IEEE 1588 Standard konzentriert sich auf die Verteilung eines gemeinsamen Zeitverständnisses unter allen Teilnehmern eines Netzwerks. In der IEEE 1588-2008 ist keine Anwendungsschnittstelle definiert, um die synchronisierte Zeit zu nutzen, und auch in der IEEE 1588-2019 sind nur Taktquellen und Taktmodule definiert. Diese Module sind jedoch nicht ausreichend, um die Anforderungen der T&M-Industrie zu erfüllen. Auch gibt es in der aktuellen Version des Standards keine Erweiterung für zeitbasierte Triggermodule.

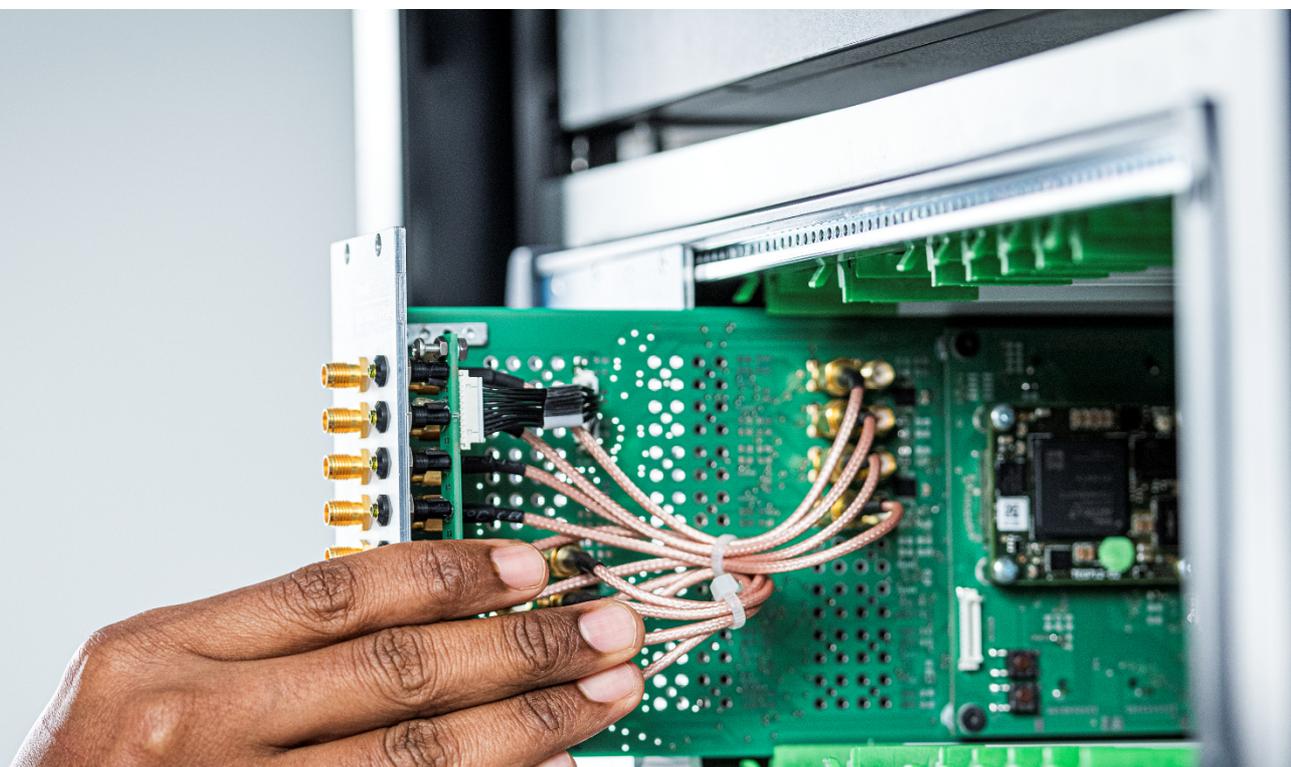
Der größte Vorteil für die T&M-Industrie wäre, wenn alle Geräte in einem Testsystem eine gemeinsame IEEE 1588 API unterstützen würden, um die Austauschbarkeit zu vereinfachen und die Interoperabilität zu erhöhen. Diese API muss von den führenden Herstellern von Messgeräten unterstützt werden.

## Die IVI\_LXI\_SYNC-Spezifikation

Die Interchangeable Virtual Instruments Foundation (IVI Foundation) hat in Zusammenarbeit mit dem LAN eXtensions for Instrumentation-Konsortium (LXI) die IVI\_LXI\_SYNC-Spezifikation veröffentlicht, um eine Schnittstelle zu fördern, die mit den üblichen zeitbasierten Operationen für Test- und Messgeräte konform ist. Diese Spezifikation ist für alle Mitglieder des IVI-Konsortiums verfügbar, kompatibel mit IVI-Treibern und seit 2018 stabil.

Die IVI\_LXI\_SYNC-Spezifikation enthält die fehlenden Anforderungen des IEEE 1588-Standards, d.h.:

- ▶ Expose-Funktionalität für den Zugriff auf die 1588-Zeitbasis des Ports.
- ▶ Definition der Signalauslösung mit Arm- und Triggermechanismus
- ▶ Definition von zeitbasierten Triggern, sogenannten Alarmen
- ▶ Definition von ausgehenden Ereignissen
- ▶ Protokollierungsmechanismus zur Überwachung der Verarbeitung von Trigger und Alarmen



VERBESSERN SIE “  
IHR PRODUKT DURCH

” PRÄZISERE  
MESSTECHNIK.

# Wissensdatenbank

*Der IEEE 1588 Standard ist ein leistungsstarkes Werkzeug für die Zeitsynchronisation. Wir teilen unser Wissen, um Ihren Einblick in dieses Thema zu erweitern.*

## Messung der Leistung

Bei der Evaluierung eines IEEE 1588 Stacks gibt es zwei wichtige Leistungsindikatoren zu messen: die Konformität mit dem IEEE 1588 Standard und die Genauigkeit der Zeitsynchronisation. Ersteres kann mit dedizierten Testsystemen geprüft werden, die auf vordefinierte Weise mit dem IEEE 1588 Stack interagieren. Ein solches Testsystem ist zum Beispiel in TSEP Kerberos 1588 Extension realisiert. Die Messung der Genauigkeit der Zeitsynchronisation in einem vereinfachten System mit nur einer Master Clock und einer direkt angeschlossenen Ordinary Clock kann auf zwei verschiedene Arten erfolgen. Erstens kann der Zeitversatz in jedem Synchronisationszyklus protokolliert und visualisiert werden. Zweitens wird die Puls-Per-Second-Methode verwendet. Dazu müssen beide Uhren ein elektrisches Signal mit einer Breite von einer Sekunde und einer scharf ansteigenden Flanke aussenden, das sich einmal pro Sekunde wiederholt. Diese beiden Signale werden mit einem modernen Oszilloskop ausgewertet. Der Abstand zwischen den steigenden Flanken ergibt die tatsächliche Genauigkeit der Zeitsynchronisation zwischen Hauptuhr und gewöhnlicher Uhr. Dieses Szenario mit einer Master Clock und einer Ordinary Clock kann beliebig erweitert werden, z. B. durch weitere Boundary Clocks oder zusätzliche Belastung des Ethernet-Netzwerks.

## Kalibrierung ist der Schlüssel

In den heutigen Test&Measurement-Systemen ist die Kalibrierung entscheidend für die Leistung der Messung. Im Allgemeinen gilt: Je höher die Qualität der T&M-Ausrüstung ist, desto größer ist der Aufwand für die Kalibrierung. In zeitbasierten Messszenarien ist das gemeinsame Zeitverständnis eine entscheidende Komponente für die Qualität des Messergebnisses. Mit den Standardkonfigurationen des IEEE 1588 PTP-Stacks können angemessene Genauigkeiten für die Zeitsynchronität erreicht werden. Mit neuen Technologien wie dem 5G-Telekommunikationsstandard ist die Notwendigkeit einer restriktiveren Zeitsynchronität unvermeidlich. Es sollte daher klar sein, dass auch die Zeitsynchronisation Teil des Kalibrierungsverfahrens sein muss.

## Absolute Zeit ist nicht wichtig, relative schon!

Eine generelle Voraussetzung für die Nutzung der Zeitsynchronisation in einem verteilten Netzwerk ist die Synchronisation auf eine bestimmte Zeitzone, z.B. UTC oder GMT+1. Um diese Verbindung zu einer absoluten Zeit zu erreichen, wird zusätzliche Hardware benötigt, um sich mit dem globalen NTP-Netzwerk zu verbinden und die absolute Zeit im PTP-Netzwerk zu verteilen. Dies führt jedoch zu einem systematischen Zeitfehler im PTP-Netz, der in der gleichen Größenordnung liegt wie der Synchronisationsfehler des NTP-Netzes, d. h. im Millisekundenbereich. Dieser Fehler beeinträchtigt die Zeitsynchronisationsgenauigkeit von PTP drastisch, die im Nanosekundenbereich liegt. Daher ist PTP als eine lokale Zeitsynchronisationsmethode zu betrachten, bei der die relative Zeit eine Rolle spielt, und NTP als eine globale Methode. Eine Lösung für diese Anforderung besteht darin, eine stabile Master Clock zu Beginn der Messung mit NTP auf die absolute Zeit zu synchronisieren. Während der Messung ist die Master Clock nicht mit dem NTP-Netz verbunden und läuft frei. Nach Beendigung der Messung wird die Zeit der Master Clock mit der absoluten Zeit verglichen und eine globale Korrektur der relativen Zeit im System kann vorgenommen werden.

## Identische Uhren sind nicht gleichwertig!

Ein häufiges Missverständnis ist die Tatsache, dass die internen Uhren auf identischer Hardware gleich sind. In diesem Zusammenhang bedeutet Gleichheit die langfristige Stabilität der internen Zeit in Bezug auf eine sehr präzise (Atom-)Uhr. Es gibt jedoch mehrere Effekte, die sich auf die Stabilität auswirken. Erstens konnte gezeigt werden, dass Ungenauigkeiten und Toleranzen bei der Herstellung der Silizium-Oszillatoren die Stabilität der internen Zeit beeinflussen können. Zweitens hat auch die Umgebungstemperatur einen Einfluss auf die Schwingungsfrequenz des internen Siliziumoszillators und damit auf die Stabilität. Schließlich können auch die Schaltkreise auf dem Chip einen Einfluss auf die Stabilität haben, da das Triggersignal diese durchlaufen muss und dies das Ausgangssignal verzerren kann.

# Anwendungsszenarien

*Der IEEE 1588 Standard wird bereits in einem breiten Spektrum von Anwendungen eingesetzt. Können Sie auch Ihre Anwendung finden?*

## **Automatisierung und Produktion**

Eine typische Anwendung des IEEE 1588 PTP Stacks ist im Bereich der Automatisierung und Produktion zu finden. Zum einen ist ein präzises gemeinsames Zeitverständnis für die Koordination von Maschinen in einer Anlage notwendig, damit alle Maschinen möglichst synchron laufen. Dies erhöht die Effizienz des Gesamtsystems und reduziert den Verschleiß der Komponenten durch asynchrone Bewegungen. Bei der Prüfung und Validierung von Geräten ist eine synchronisierte gemeinsame Zeit auch von Vorteil, um die Latenzzeit zwischen zwei aufeinanderfolgenden Messungen zu verringern. Letztlich führt dies zu einer Reduzierung der Gesamtproduktionszeit pro Gerät und damit zu einer höheren Produktionsrate.

## **Verteilte Messsysteme**

Alternativ kann ein IEEE 1588 PTP-Stack eine entscheidende Komponente eines verteilten Messsystems sein. Hier ist die Synchronisation der internen Uhr jedes Gerätes ein Thema, da die Zeitinformation, wann genau ein gemessenes Ereignis eingetreten ist oder ausgelöst werden muss, wichtig ist. Ist dieses System jedoch über eine große Entfernung verteilt, verringern die Laufzeit der Triggersignale im Kabel sowie das Driften und die schlechte Langzeitstabilität der internen Uhren der Endknoten die Genauigkeit der Informationen. Ein gemeinsames Zeitverständnis reduziert das weiße Rauschen und erhöht die Korrelation in den zeitgestempelten Daten.

# Zukünftige Features

*TSEP treibt die Entwicklung von TSEP Chronos weiter voran, um allen Kundenanforderungen von heute und morgen gerecht zu werden.*

## **IEEE 1588-2019 Erweiterungen**

Im IEEE 1588 Standard gibt es wichtige Diskussionspunkte zum Thema Sicherheit. Ein Vorschlag für die Implementierung eines Sicherheitskonzepts wurde bereits in den aktuellen Standard aufgenommen. Die Diskussionen sind noch nicht abgeschlossen, aber es ist geplant, dass eine Option für Chronos verfügbar sein wird, die eine entsprechende Lösung enthält.

## **Real-Time-Betriebssysteme**

TSEP baut die Palette der unterstützten Echtzeitbetriebssysteme (RTOS) kontinuierlich aus. Die Erfahrung mit der Integration unseres IEEE 1588 Stacks in verschiedene RTOS reduziert die Entwicklungszeit.

## **Intel Netzwerk-Chips der nächsten Generation**

Die nächste Generation der Intel Netzwerk-Interface-Chip-Familien wie die x540 und x550 unterstützen ebenfalls den IEEE 1588 Standard. TSEP plant, alle PTP-Funktionen auch mit dieser für Endverbraucher verfügbaren Hardware zu ermöglichen.

## **Time Sensitive Networking (TSN)**

Der TSN-Standard bietet eine Bandbreitenregulierung für die Kommunikation über Ethernet. Als Basis dafür dient der IEEE 1588 Standard. Es ist daher geplant, Chronos in Richtung TSN weiterzuentwickeln, insbesondere im Hinblick auf die unterstützten proprietären Echtzeitbetriebssysteme.

## **Sub-Nanosekunden-Genauigkeit**

TSEP plant, die Grenzen der Genauigkeit der Zeitsynchronität mit PTP zu verschieben. Dazu entwickelt TSEP neue Hard- und Software auf Basis des PTP-Standards, um eine Zeitgenauigkeit im Bereich von ~100 Pikosekunden zu erreichen.

# Bestellinformationen

## Allgemeine Lizenzen

Bestellref.	Beschreibung
CH-PRO	Bereitstellungsgebühr
CH-BIN	Bis zu 100 Binär Lizenzen
CH-SRC	Von 100 bis 500 Binär Lizenzen

## Support + Update

Bestellref.	Beschreibung
CH-SUP	Support + Update (1 Jahr)
CH-SUP3	Support + Update (3 Jahre)
CH-SUP5	Support + Update (5 Jahre)

## Kontakt

Technical Software Engineering Plazotta GmbH

Hopfenstr. 30  
85283 Wolnzach  
Tel: +49 8442 96240 0  
E-Mail: [info@tsep.com](mailto:info@tsep.com)  
[www.tsep.com](http://www.tsep.com)

## Über TSEP

Technical Software Engineering Plazotta GmbH

TSEP ist ein weltweit tätiges Systemhaus. Seit über 30 Jahren haben wir uns erfolgreich auf die Entwicklung systemnaher Soft- und Hardware in den Bereichen Automotive, Telekommunikation, Nachrichtentechnik und Messtechnik spezialisiert.

### TSEP Chronos

[www.tsep.com/de/products/chronos/](http://www.tsep.com/de/products/chronos/)



**TSEP**  
Innovation made measurable.

TSEP Chronos is a product of Technical Software Engineering Plazotta GmbH  
Technical Software Engineering Plazotta GmbH | 85283 Wolnzach, Germany  
Photographer: Kai R. Joachim | [www.kaijoachim.com](http://www.kaijoachim.com) | 70372 Stuttgart  
All rights reserved